

DIALOG(R) File 347:JAPIO  
(c) 1999 JPO & JAPIO. All rts. reserv.

05459059 \*\*Image available\*\*

MANUFACTURE OF ELECTRON SOURCE AND DEVICE THEREFOR AND MANUFACTURE OF IMAGE DISPLAY DEVICE

PUB. NO.: 09-073859 [J P 9073859 A]

PUBLISHED: March 18, 1997 (19970318)

INVENTOR(s): ANDO YOICHI

SUZUKI HIDETOSHI

APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.: 07-229014 [JP 95229014]

FILED: September 06, 1995 (19950906)

INTL CLASS: [6] H01J-009/02; H01J-001/30; H01J-031/12

JAPIO CLASS: 42.3 (ELECTRONICS -- Electron Tubes); 44.6 (COMMUNICATION -- Television); 44.9 (COMMUNICATION -- Other)

JAPIO KEYWORD: R003 (ELECTRON BEAM); R012 (OPTICAL FIBERS); R101 (APPLIED ELECTRONICS -- Video Tape Recorders, VTR); R107 (INFORMATION PROCESSING -- OCR & OMR Optical Readers); R108 (INFORMATION PROCESSING -- Speech Recognition & Synthesis); R131 (INFORMATION PROCESSING -- Microcomputers & Microprocessors); R139 (INFORMATION PROCESSING -- Word Processors)

ABSTRACT

PROBLEM TO BE SOLVED: To achieve an improved activation process for obtaining a surface conduction type emitter which has a long life, is stable, and provides high efficiency.

SOLUTION: A plurality of surface conduction type emitters are electrically connected together in the form of a matrix by (m) rows of wiring and (n) columns of wiring to constitute an electron source 10. The emitters formed are selected per line along the direction of the rows by a switching circuit 6 and are electrically activated by electric pulses from a pulse-generating power supply 4. This activation is achieved by periodic application of both plus and minus electric pulses, so that a reactive current is less than in the case that electric activation is performed by means of pulses of the same polarity, resulting in enhanced electron emission efficiency. Also, the electron source that deteriorates little even after being driven for a long time and is excellent in resistance can be obtained. As a result, a high-grade image display device is obtained.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-73859

(43)公開日 平成9年(1997)3月18日

(51)Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 01 J 9/02			H 01 J 9/02	B
1/30			1/30	B
31/12			31/12	C

審査請求 未請求 請求項の数11 O L (全 19 頁)

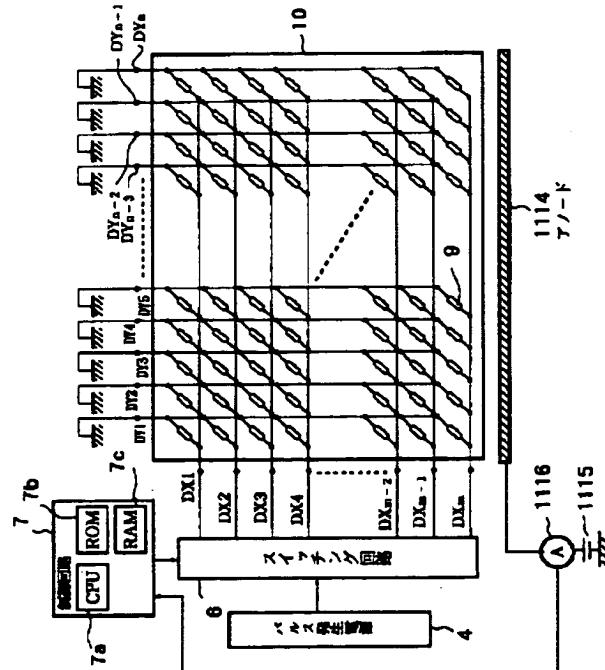
(21)出願番号	特願平7-229014	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成7年(1995)9月6日	(72)発明者	安藤 洋一 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	鍾 英俊 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	弁理士 大塚 康徳 (外1名)

(54)【発明の名称】電子源の製造方法及び装置及び画像表示装置の製造方法

(57)【要約】

【課題】長寿命で安定で高効率な表面伝導型放出素子を提供するための改良された活性化処理を実現する。

【解決手段】m本の行方向配線とn本の列方向配線とで複数の表面伝導型放出素子がマトリクス状に電気的に接続され、電子源10を構成する。フォーミングされた該素子は、スイッチング回路6によって行方向のライン単位で選択され、パルス発生電源4よりの通電パルスによって通電活性化される。このとき、通電パルスのプラスとマイナスの両極のパルスを定期的に印加して活性化することにより、同一極性のパルスで通電活性化を行ったときと比べ、無効電流が減るために電子放出効率が高まる。また長時間駆動したあとでも劣化が少なく耐性に優れている電子源を得ることができる。この結果、高品位な画像表示装置を得ることもできる。



1

## 【特許請求の範囲】

【請求項1】 表面伝導型放出素子を用いて構成される電子源の製造装置であって、  
フォーミング処理を施された表面伝導型放出素子に活性化のための通電を行う通電手段と、  
前記通電手段による活性化処理において、前記表面伝導型放出素子内を流れる電流の方向を所定のタイミングで反転させる制御手段とを備えることを特徴とする電子源の製造装置。

【請求項2】 前記通電手段による活性化処理において前記電子源からの放出電流を測定する測定手段を更に備え、

前記測定手段による放出電流の測定結果に基づいて前記通電手段による活性化処理を終了させることを特徴とする請求項1に記載の電子源の製造装置。

【請求項3】 複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造装置であって、  
前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択手段と、

前記選択手段で選択された行方向配線に対して活性化処理のための通電を行う通電手段と、  
前記通電手段による活性化処理において、前記選択された行方向配線に接続された表面伝導型放出素子に流れる電流の方向を所定のタイミングで反転させる制御手段とを備えることを特徴とする電子源の製造装置。

【請求項4】 前記通電手段による活性化処理において前記電子源からの放出電流を測定する測定手段を更に備え、

前記測定手段による放出電流の測定結果に基づいて前記通電手段による前記選択された行方向配線への活性化処理を終了させることを特徴とする請求項3に記載の電子源の製造装置。

【請求項5】 前記通電手段は、所定の周期でパルスを発生し、該パルスによって活性化処理のための通電を行い、  
前記制御手段は、前記パルスの極性を所定の周期で反転することを特徴とする請求項3に記載の電子源の製造装置。

【請求項6】 前記制御手段は前記通電手段の1パルス毎に極性を反転することを特徴とする請求項5に記載の電子源の製造装置。

【請求項7】 複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造装置であって、  
前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択手段と、

前記選択手段で選択された行方向配線に対して活性化処

2

理のための通電パルスを出力する通電手段とを備え、  
前記通電手段における通電パルスは極性を反転させた2つのパルスで形成されていることを特徴とする電子源の製造装置。

【請求項8】 表面伝導型放出素子を用いて構成される電子源の製造方法であって、  
フォーミング処理を施された表面伝導型放出素子に活性化のための通電を行う通電工程と、

前記通電工程による活性化処理において、前記表面伝導型放出素子内を流れる電流の方向を所定のタイミングで反転させる制御工程とを備えることを特徴とする電子源の製造方法。

【請求項9】 複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造方法であって、  
前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択工程と、

前記選択工程で選択された行方向配線に対して活性化処理のための通電を行う通電工程と、  
前記通電工程による活性化処理において、前記選択された行方向配線に接続された表面伝導型放出素子に流れる電流の方向を所定のタイミングで反転させる制御工程とを備えることを特徴とする電子源の製造方法。

【請求項10】 複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造方法であって、  
前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択工程と、

前記選択工程で選択された行方向配線に対して活性化処理のための通電パルスを出力する通電工程とを備え、  
前記通電工程における通電パルスは極性を反転させた2つのパルスで形成されていることを特徴とする電子源の製造方法。

【請求項11】 電極間に電子放出部を形成した表面伝導型放出素子を複数素子備えたマルチ電子ビーム源と、  
電子ビームの照射により発光する蛍光体とを備えた画像表示装置を製造するための製造方法であって、  
請求項3乃至7のいずれかの製造装置を用いて電子源を生成する生成工程を備えることを特徴とする画像表示装置の製造方法。

【発明の詳細な説明】  
【0001】  
【発明の属する技術分野】本発明は電子源の製造方法及び装置、及びその応用である画像表示装置の製造方法に関する。

【0002】  
【従来の技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰

50

極素子では、たとえば電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）や、表面伝導型放出素子などが知られている。

【0003】FE型の例としては、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0004】また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961) などが知られている。

【0005】また、表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0006】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO<sub>2</sub>薄膜を用いたもの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。

【0007】これらの表面伝導型放出素子の素子構成の典型的な例として、図20に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Sは、0.5~1 [mm], Wは、0.1 [mm] で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0008】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放

出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂附近において電子放出が行われる。

【0009】上述の表面伝導型放出素子は、構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0010】また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0011】特に、画像表示装置への応用としては、たとえば本出願人によるUSP5,066,883や特開平2-257551において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0012】

【発明が解決しようとする課題】発明者らは、上記従来技術に記載したもののはじめとして、さまざまな材料、製法、構造の表面伝導型放出素子を試みてきた。さらに、多数の表面伝導型放出素子を配列したマルチ電子ビーム源、ならびにこのマルチ電子ビーム源を応用した画像表示装置について研究を行ってきた。

【0013】発明者らは、たとえば図21に示す電気的な配線方法によるマルチ電子ビーム源を試みてきた。すなわち、表面伝導型放出素子を2次元的に多数個配列し、これらの素子を図示のようにマトリクス状に配線したマルチ電子ビーム源である。

【0014】図中、4001は表面伝導型放出素子を模式的に示したもの、4002は行方向配線、4003は列方向配線である。行方向配線4002および列方向配線4003は、実際には有限の電気抵抗を有するものであるが、図においては配線抵抗4004および4005

5

として示されている。上述のような配線方法を、単純マトリクス配線と呼ぶ。

【0015】なお、図示の便宜上、 $6 \times 6$ のマトリクスで示しているが、マトリクスの規模はむろんこれに限ったわけではなく、たとえば画像表示装置用のマルチ電子ビーム源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0016】表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源においては、所望の電子ビームを出力させるため、行方向配線4002および列方向配線4003に適宜の電気信号を印加する。たとえば、マトリクスの中の任意の1行の表面伝導型放出素子を駆動するには、選択する行の行方向配線4002には選択電圧 $V_s$ を印加し、同時に非選択の行の行方向配線4002には非選択電圧 $V_{ns}$ を印加する。これと同期して列方向配線4003に電子ビームを出力するための駆動電圧 $V_e$ を印加する。この方法によれば、配線抵抗4004および4005による電圧降下を無視すれば、選択する行の表面伝導型放出素子には、 $V_e - V_s$ の電圧が印加され、また非選択行の表面伝導型放出素子には $V_e - V_{ns}$ の電圧が印加される。 $V_e$ 、 $V_s$ 、 $V_{ns}$ を適宜の大きさの電圧にすれば選択する行の表面伝導型放出素子だけから所望の強度の電子ビームが出力されるはずであり、また列方向配線の各々に異なる駆動電圧 $V_e$ を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、表面伝導型放出素子の応答速度は高速であるため、駆動電圧 $V_e$ を印加する時間の長さを変えれば、電子ビームが出力される時間の長さも変えることができるはずである。

【0017】したがって、表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源はいろいろな用途を考えられており、たとえば画像情報に応じた電圧信号を適宜印加すれば、画像表示装置用の電子源として応用できるものと期待される。

【0018】一方、発明者らは表面伝導型放出素子の特性を改善するための研究を鋭意おこなった結果、製造工程において通電活性化処理を行うことが効果的であることを見出した。

【0019】すでに述べたように、表面伝導型放出素子の電子放出部を形成する際には、導電性薄膜に電流を流して該薄膜を局的に破壊もしくは変形もしくは変質させて亀裂を形成する処理（通電フォーミング処理）を行う。この後さらに通電活性化処理を行うことにより電子放出特性を大幅に改善することが可能である。

【0020】すなわち、通電活性化処理とは通電フォーミング処理により形成された電子放出部に適宜の条件で通電を行なって、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。たとえば、適宜の分圧の有機物が存在し、全圧が10のマイナス4乗ないし10のマイナス5乗 [ $t\text{orr}$ ] の真空雰囲気中におい

10

20

30

40

40

50

6

て、電圧パルスを定期的に印加することにより、電子放出部の近傍に単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物を500 [オングストローム] 以下の膜厚で堆積させる。ただし、この条件はほんの一例であって、表面伝導型放出素子の材質や形状により適宜変更されるべきであるのは言うまでもない。

【0021】このような処理を行うことにより、通電フォーミング直後と比較して、同じ印加電圧における放出電流を典型的には100倍以上増加させることができある（なお、通電活性化終了後には、真空雰囲気中の有機物の分圧を低減させるのが望ましい）。

【0022】したがって、上述の多数の表面伝導型放出素子を単純マトリクス配線したマルチ電子ビーム源を製造する際ににおいても、各素子に通電活性化処理を行うのが望ましいことは言うまでもない。

【0023】しかしながら、単純マトリクス配線した多数の素子に通電活性化処理を行う場合には、以下に述べるような問題が発生していた。

【0024】前記表面伝導型放出素子において、該素子を長時間駆動すると、電子放出部近傍の導電性薄膜が、強電界もしくはジュール熱による電子放出部の自己発熱により、変形もしくは破壊される。この変形もしくは破壊が、素子の寿命を低下させ、該素子を電子源として用いた画像形成装置においては、表示品位の低下を引き起こすという問題点があった。

【0025】また該素子の駆動電流の中には、電子放出には寄与しない無効電流成分が存在し、電子放出効率向上、及び該素子を電子源として用いた画像形成装置の輝度向上のためには、該無効電流を除去もしくは減少させる必要があった。

【0026】本発明は、上記問題に鑑みてなされたものであり、長寿命で安定で高効率な表面伝導型放出素子を提供するための改良された活性化処理を実現する製造方法及び装置、及び画像表示装置を提供することを目的とする。

【0027】

【課題を解決するための手段】上記の目的を達成するための本発明の電子源の製造装置は以下の構成を備える。即ち、表面伝導型放出素子を用いて構成される電子源の製造装置であって、フォーミング処理を施された表面伝導型放出素子に活性化のための通電を行う通電手段と、前記通電手段による活性化処理において、前記表面伝導型放出素子内を流れる電流の方向を所定のタイミングで反転させる制御手段とを備えることを特徴とする。

【0028】上記の構成によれば、活性化処理において、表面伝導型放出素子内を流れる電流が所定のタイミングで反転する。この結果、活性化処理が良好に行われる。

【0029】また、好ましくは、前記通電手段による活

活性化処理において前記電子源からの放出電流を測定する測定手段を更に備え、前記測定手段による放出電流の測定結果に基づいて前記通電手段による活性化処理を終了させる。例えば放出電流の飽和を検出するまで活性化処理を行うように制御したり、放出電流が所定値に達した時点で活性化を終了させることが可能となる。

【0030】また、上記の目的を達成するための本発明による電子源の製造装置は、複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造装置であって、前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択手段と、前記選択手段で選択された行方向配線に対して活性化処理のための通電を行う通電手段と、前記通電手段による活性化処理において、前記選択された行方向配線に接続された表面伝導型放出素子に流れる電流の方向を所定のタイミングで反転させる制御手段とを備える。

【0031】また、好ましくは、前記通電手段による活性化処理において前記電子源からの放出電流を測定する測定手段を更に備え、前記測定手段による放出電流の測定結果に基づいて前記通電手段による前記選択された行方向配線への活性化処理を終了させる。例えば放出電流の飽和を検出するまで活性化処理を行うように制御したり、放出電流が所定値に達した時点で活性化を終了させることが可能となり、素子全体について均一性が向上する。

【0032】また、好ましくは、前記通電手段は、所定の周期でパルスを発生し、該パルスによって活性化処理のための通電を行い、前記制御手段は、前記パルスの極性を所定の周期で反転する。

【0033】また、好ましくは、前記制御手段は前記通電手段の1パルス毎に極性を反転する。

【0034】また、上記の目的を達成する本発明の電子源の製造装置は、複数の表面伝導型放出素子を複数の行方向配線及び列方向配線を用いてマトリクス状に配線して成る電子源の製造装置であって、前記複数の行方向配線より活性化処理のための通電を行うべき少なくとも1本の行方向配線を選択する選択手段と、前記選択手段で選択された行方向配線に対して活性化処理のための通電パルスを出力する通電手段とを備え、前記通電手段における通電パルスは極性を反転させた2つのパルスで形成されていることを特徴とする。

【0035】また、本発明によれば、上記電子源の製造装置を用いた電子源の製造方法、画像表示装置の製造方法が提供される。

【0036】以上の構成により、例えば次のような活性化処理が実現される。例えばM本の行方向配線とN本の列方向配線とで複数の表面伝導型放出素子がマトリクス状に電気的に接続される。フォーミングされた該素子は、行方向のライン単位で通電活性化される。このと

き、プラスとマイナスの両極のパルスを定期的に印加して活性化することにより、同一極性のパルスで通電活性化を行ったときと比べ、無効電流が減るために電子放出効率が高まり、また長時間駆動したあとでも劣化が少なく耐性に優れている電子源を得ることができる。この結果、高品位な画像表示成装置を得ることができる。

【0037】

【発明の実施の形態】以下に添付の図面を参照して本発明の好適な実施の形態を説明する。

10 【0038】[実施形態1] 図1は本実施形態による活性化処理を行うための電気回路の構成を示したブロック図である。図1において9は表面伝導型放出素子であり、電子放出部形成用薄膜にフォーミング処理を実行することにより電子放出部を含む薄膜を形成したものである。表面伝導型放出素子9はM×Nのマトリクス配置となっており、表面伝導型放出素子9を多數個備える電子源10（以降電子源10と称する）を構成する。

【0039】4はパルス発生電源であり、各素子の通電活性化処理を行うための通電パルスを発生する。6はスイッチング回路であり、行方向配線の端子DX1～DXmにパルス発生電源4からの通電活性化パルスを印加するかグランドにするかを切り換えるスイッチ素子と、通電活性化を行うために行方向配線の端子DX1～DXmを選択するスイッチ素子から成る。また、スイッチング回路6は複数の端子を同時に選択することも可能である。

【0040】7は制御回路であり、上述のスイッチング回路6の切替動作、及びパルス発生電源4のパルス発生タイミングを制御する。列方向配線の端子DY1～DYnは、通電活性化処理の間常時グランドに接続されている。制御回路7はマイクロコンピュータ等を含むCPU7aを備え、ROM7bに格納された制御プログラムによって活性化処理を制御する。また、7cはRAMであり、CPU7aが各種の処理を実行するに際しての作業領域を提供する。

【0041】1114～1116は通電活性化処理において生じる放出電流をモニタするための構成である。1114はアノードであり、活性化処理において電子源10より放出された電子を捕捉する。なお、アノード1114は実際は電子源10の上面に電子源に対向して配置される。1115は高圧電源であり、通電活性化処理の実行中にアノード1114へ高電圧を印加する。1116は電流計であり、アノード1114に捕捉された電子によって発生する放出電流Ieをモニタする。電流計1116で検出された放出電流値は制御回路7へ入力され、活性化処理の終了判定に用いられる。

【0042】通電活性化は、行方向の1ライン単位で順次行った。まずDX1に沿った1ライン目（図1の一番上のライン）を通電活性化するために、制御回路7の制御によりスイッチ回路6によって端子DX1をパルス発

生電源4に接続し、他の端子はグランドに接続する。この配線の選択法により端子DX1の行方向配線に沿った1ライン目の表面伝導型放出素子のみにパルス電圧が印加される。

【0043】図2は実施形態1における通電活性化処理のための通電パルスを説明する図である。実施形態1では、通電パルスは図2に示すように+側と-側に極性を変えた定電圧矩形波パルスを1パルスごとに交互に印加した。また、本実施形態においては、矩形波の電圧の絶対値Vacを14(V)、パルス幅T3を1(msc)、パルス間隔T4を10(msc)とし、10のマイナス4乗ないし10のマイナス5乗(torr)の範囲内の真空雰囲気中で行った。なお上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0044】また、上述の1114～1116の構成により、通電活性化処理中は、放出電流Ieをモニタしながら行われる。図13に通電時間とIeの関係が示されている(図13については後述する)。通電活性化を始めると、時間の経過とともにIeは増加するがやがて飽和してほとんど増加しなくなる。このように、Ieがほぼ飽和した時点で電圧印加を停止し、そのラインの通電活性化を終了する。

【0045】次にDX2を選択し、同様にして2ライン目を通電活性化する。この走査を次々繰り返し全ラインを通電活性化する。図3は実施形態1の通電活性化処理のタイムチャートである。図3に示されるように、DX1からDXmへ順次行方向配線を選択し、活性化処理を実行する。この間、DY1～DYNは常時グランドに接続される。選択する行方向配線の切替は、電流計1116から入力される放出電流Ieが飽和したか否かに基づいて行われる。ここで、放出電流Ieが飽和したか否かは、放出電流Ieの変化量が所定値よりも小さくなつたか否かで判定できる。

【0046】図4は本実施形態における通電活性化処理の手順を表すフローチャートである。なお、図4のフローチャートで示される制御を実現するための制御プログラムは、制御回路7内のROM7bに格納され、CPU7aによって実行される。但し、本実施形態では制御回路7がCPU7aとROM7bを備えた構成としたが、論理回路等で当該制御を達成するようにしても良い。

【0047】図4のステップS11では処理カウンタkを1にセットする。処理カウンタkは制御回路7内のRAM7cによって提供される。次に、ステップS12において、処理カウンタkの値に従って行方向配線を選択してパルス発生電源4に接続する。即ち、端子DXkをパルス発生電源4に接続する。また、その他の端子は全てグランドに接続する。

【0048】このような接続状態において、ステップS

13では活性化処理のためのパルス電圧を端子DXkに印加し、当該行上の表面伝導型放出素子を活性化する。ステップS14では電流計1116からの放出電流Ieを監視し、これが飽和したか否かを判定する。放出電流Ieが飽和するまで当該行方向配線に対して活性化処理のための通電が行われ、放出電流Ieが飽和するとステップS15へ進む。

【0049】ステップS15では次の行方向配線を選択するために処理カウンタkを1つ増加させる。そして、10ステップS16において、全ての行について活性化処理を終えたか否かを判断し、未処理の行があればステップS12へ戻り次の行に対して活性化処理を行う。一方、すべての行について活性化処理を終えていれば本処理を終了する。

【0050】上述したような本実施形態1の通電活性化処理の結果、同一極性のパルスで通電活性化を行ったときと比べ、炭素化合物が電子放出部近傍に多量に堆積していることが観察され、また電子放出効率(放出電流/駆動電流×100%)が高まることが確認された。20さらに、同一極性のパルスで通電活性化を行ったときと比べ、長時間駆動したあとでも劣化が少なく耐性に優れていることも確認された。

【0051】なお、本実施形態の通電活性化はライン単位であれば上記の限りではなく、複数ライン同時でも、またそれらをパルス間隔の間に走査して行ってもよい。もちろん上記実施形態で、行と列が逆でもよい。

【0052】[実施形態2] 本発明の第2の実施形態としての通電活性化処理について説明する。図5は実施形態2における活性化を行うための電気回路の概略構成を示したブロック図である。実施形態1(図1)と異なる点は、列方向の端子DX1とDX1'ないしDXnとDXn'のように、行方向配線の取り出しが両側になっている点である。

【0053】通電活性化処理の手順も実施形態1(図4のフローチャート)と全く同じであるが、本実施形態2では印加パルスとして図6のようなパルスを用いる。図6は実施形態2における通電活性化処理の印加パルスを説明する図である。実施形態2の印加パルスでは、1パルスごとの極性の反転は行わず、数パルスないし数百パルスごとに極性を反転する。本実施形態2では、矩形波の電圧の絶対値Vacを14(V)、パルス幅T3を1(msc)、パルス間隔T4を10(msc)とし、10のマイナス4乗ないし10のマイナス5乗(torr)の範囲内の真空雰囲気中で、1(sec)に一回、つまり100パルスに一回極性を反転させて行った。

【0054】なお、実施形態2で用いた印加パルスを行方向配線の片側のみから取り出しを行う実施形態1の構成に用いてもよい。但し、実施形態2のように両側取り出しとした方が、配線抵抗による電圧効果の点で有利で

ある。

【0055】[実施形態3] 本発明の第3の実施形態としての通電活性化処理について説明する。通電活性化処理を行うための電気回路の構成は、実施形態1の片側取り出し、実施形態2の両側取り出しのどちらでもよい。また、活性化処理の手順は実施形態1と同じである。

【0056】図7は実施形態3における通電活性化処理の印加パルスを説明する図である。実施形態3では、図7のようにプラスとマイナスを隣接させたものを一つのパルスとして、絶対値V<sub>ac</sub>を14(V)、パルス幅T<sub>3</sub>を2(msc)、パルス間隔T<sub>4</sub>を20(msc)とし、10のマイナス4乗ないし10のマイナス5乗(torr)の範囲内の真空雰囲気中で行う。

【0057】以上説明した実施形態1～3の各パルスは、各実施形態で各極のdutyが等しくなるように印加されているので、活性化の効果はほぼ同様であると思われる。但し、その発生のさせ方の容易さに違いがある。実施形態1(図2)に示したパルスの形態では、1パルス毎に極性を高速に反転させる必要がある。また、実施形態2(図6)のようなパルスでは、極性を反転させるのが1秒毎なので時間的に有利になる。更に、実施形態3(図7)のようなパルスの場合、正負1組のパルスを1つのパルスとして、それを繰り返すと考えると、従来の片極活性化と同様に制御することができる。

【0058】次に、以上のようにして製造された電子源を適用した表示パネルについて説明する。

【0059】(表示パネルの構成と製造法) まず、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0060】図8は、実施形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。

【0061】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005～1007により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排氣する方法については後述する。

【0062】リアプレート1005には、基板1001が固定されているが、該基板上には表面伝導型放出素子1002がN×M個形成されている。(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000, M=100以上以上の数を設定することが望ましい。本実施形態においては、N=3072, M=1024とした。) 前記

N×M個の表面伝導型放出素子は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。前記、1001～1004によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0063】本実施形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0064】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図9の(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0065】また、3原色の蛍光体の塗り分け方は前記図9の(a)に示したストライプ状の配列に限られるものではなく、たとえば図9の(b)に示すようなデルタ状配列や、それ以外の配列であってもよい。なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0066】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1008を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1008を励起した電子の導電路として作用させる事などである。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0067】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間

に、たとえばITOを材料とする透明電極を設けててもよい。

【0068】また、Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線1003と、Dy1～Dynはマルチ電子ビーム源の列方向配線1004と、Hvはフェースプレートのメタルバック1009と電気的に接続している。

【0069】また、気密容器内部を真空に排氣するには、気密容器を組み立てた後、不図示の排氣管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空中度まで排氣する。その後、排氣管を封止するが、気密容器内の真空中度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は $1 \times 10$ マイナス5乗ないしは $1 \times 10$ マイナス7乗[Torr]の真空中度に維持される。

【0070】以上、本実施形態の表示パネルの基本構成と製法を説明した。

【0071】次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、表面伝導型放出素子を単純マトリクス配線した電子源であれば、表面伝導型放出素子の材料や形状あるいは製法に制限はない。しかしながら、発明者らは、表面伝導型放出素子の中では、電子放出部もしくはその周辺部を微粒子膜から形成したものが電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0072】(表面伝導型放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0073】(平面型の表面伝導型放出素子)まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図10に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105

は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0074】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミックス基板、あるいは上述の各種基板上にたとえばSiO<sub>2</sub>を材料とする絶縁層を積層した基板、などを用いることができる。

【0075】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのバターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0076】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百オングストロームから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメーターより数十マイクロメーターの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメーターの範囲から適当な数値が選ばれる。

【0077】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0078】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。

【0079】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0080】また、微粒子膜を形成するのに用いられう

15

る材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb,などをはじめとする金属や、PdO, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, PbO, Sb<sub>2</sub>O<sub>3</sub>,などをはじめとする酸化物や、HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>4</sub>, GdB<sub>4</sub>,などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC,などをはじめとする炭化物や、TiN, ZrN, HfN,などをはじめとする窒化物や、Si, Ge,などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0081】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0082】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図10の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0083】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図10においては模式的に示した。

【0084】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0085】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。

【0086】なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図10においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0087】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のようない素子を用いた。

【0088】すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストロー

16

ム]、電極間隔Lは2[マイクロメーター]とした。

【0089】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメータ]とした。

【0090】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図11の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図10と同一である。

【0091】1)まず、図11の(a)に示すように、10基板1101上に素子電極1102および1103を形成する。

【0092】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用ればよい。)その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

【0093】2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0094】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。)

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0095】3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0096】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適當な亀裂が形成されている。

なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0097】通電方法をより詳しく説明するために、図

12に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V<sub>p-f</sub>を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0098】実施形態においては、たとえば10のマイナス5乗[torr]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値V<sub>p-f</sub>を1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割で、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V<sub>p-m</sub>は0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかる通電を終了した。

【0099】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0100】4) 次に、図11の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0101】上述したように、通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。

(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。) なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0102】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0103】なお、通電方法の手順、印加パルスについては、実施形態1~3において詳しく説明したのでここでは説明を省略する。

【0104】図10の(d)に示す1114は該表面伝導型放出素子から放出される放出電流Ieを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114

10 として用いる。) 活性化用電源1112から電圧を印加する間、電流計1116で放出電流Ieを計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流Ieの一例を図13に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流Ieは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流Ieがほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

20 【0105】なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0106】以上のようにして、図11の(e)に示す平面型の表面伝導型放出素子を製造した。

【0107】(垂直型の表面伝導型放出素子) 次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

30 【0108】図14は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0109】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図102の平面型における素子電極間隔Lは、垂直型においては段差形成部材1206の段差高Lsとして設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO<sub>2</sub>のような電気的に絶縁性の材料を用いる。

40 【0110】次に、垂直型の表面伝導型放出素子の製法について説明する。図15の(a)~(f)は、製造工程を説明するための断面図で、各部材の表記は前記図1

4と同一である。

【0111】1)まず、図15の(a)に示すように、基板1201上に素子電極1203を形成する。

【0112】2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえばSiO<sub>2</sub>をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0113】3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0114】4)次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0115】5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0116】6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図11の(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)。

【0117】7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図11の(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)。

【0118】以上のようにして、図15の(f)に示す垂直型の表面伝導型放出素子を製造した。

【0119】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0120】図16に、表示装置に用いた素子の、(放出電流I<sub>e</sub>)対(素子印加電圧V<sub>f</sub>)特性、および(素子電流I<sub>f</sub>)対(素子印加電圧V<sub>f</sub>)特性の典型的な例を示す。なお、放出電流I<sub>e</sub>は素子電流I<sub>f</sub>に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2つのグラフは各々任意単位で図示した。

【0121】表示装置に用いた素子は、放出電流I<sub>e</sub>に関して以下に述べる3つの特性を有している。

【0122】第一に、ある電圧(これを閾値電圧V<sub>th</sub>と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流I<sub>e</sub>が増加するが、一方、閾値電圧V<sub>th</sub>未満の電圧では放出電流I<sub>e</sub>はほとんど検出されない。

【0123】すなわち、放出電流I<sub>e</sub>に関して、明確な閾値電圧V<sub>th</sub>を持った非線形素子である。

【0124】第二に、放出電流I<sub>e</sub>は素子に印加する電圧V<sub>f</sub>に依存して変化するため、電圧V<sub>f</sub>で放出電流I<sub>e</sub>

eの大きさを制御できる。

【0125】第三に、素子に印加する電圧V<sub>f</sub>に対して素子から放出される電流I<sub>e</sub>の応答速度が速いため、電圧V<sub>f</sub>を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0126】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧V<sub>th</sub>以上の電圧を適宜印加し、非選択状態の素子には閾値電圧V<sub>th</sub>未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0127】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、譜調表示を行うことが可能である。

【0128】(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造)次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0129】図17に示すのは、前記図8の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図10で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0130】図17のA-A'に沿った断面を、図18に示す。

【0131】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003および列方向配線電極1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0132】(画像表示パネルの応用例)図19は、前記説明の製造方法による表面伝導型放出素子を電子ビーム源として用いたディスプレイパネルに、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した多機能表示装置の一例を示すための図である。

【0133】図中、2100はディスプレイパネル、2101はディスプレイパネルの駆動回路、2102はディスプレイコントローラ、2103はマルチプレクサ、2104はデコーダ、2105は出入力インターフェース回路、2106はCPU、2107は画像生成回路、

21

2108および2109および2110は画像メモリインターフェース回路、2111は画像入力インターフェース回路、2112および2113はTV信号受信回路、2114は入力部である。

【0134】なお、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカなどについては説明を省略する。

【0135】以下、画像信号の流れに沿って各部の機能を説明してゆく。

【0136】まず、TV信号受信回路2113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの処方式でもよい。また、これらよりさらに多數の走査線となるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。

【0137】また、TV信号受信回路2112は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0138】また、画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0139】また、画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0140】また、画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。

【0141】また、画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。

【0142】また、入出力インターフェース回路2105は、本表示装置と、外部のコンピュータもしくはコン

22

ピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行ふことも可能である。

【0143】また、画像生成回路2107は、前記入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、あるいはCPU

10 2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読みだし専用メモリや、画像処理を行うためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0144】本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0145】また、CPU2106は、主として本表示装置の動作制御や、表示画像の生成や選択や編集に関する作業を行う。

【0146】例えば、マルチプレクサ2103に制御信号を出し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。

【0147】また、前記画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0148】なお、CPU2106は、むろんこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

【0149】あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行っても良い。

【0150】また、入力部2114は、前記CPU2106に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダー、音

声認識装置など多様な入力機器を用いる事が可能である。

【0151】また、デコーダ2104は、前記2107ないし2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。なお、同図中に点線で示すように、デコーダ2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、あるいは前記画像生成回路2107およびCPU2106と協同してがぞの間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0152】また、マルチプレクサ2103は、前記CPU2106より入力される制御信号に基づき表示画像を適宜選択するものである。すなわち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0153】また、ディスプレイパネルコントローラ2102は、前記CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。

【0154】まず、ディスプレイパネルの基本的な動作にかかるるものとして、例えばディスプレイパネルの駆動用電源(図示せず)の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。

【0155】また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法(例えばインターレースかノンインターレースか)を制御するための信号を駆動回路2101に対して出力する。

【0156】また、場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。

【0157】また、駆動回路2101は、ディスプレイパネル2100に印加する駆動信号を発生するための回路であり、前記マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネルコントローラ2102より入力される制御信号に基づいて動作するものである。

【0158】以上、各部の機能を説明したが、図19に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル2100に表示する事が可能である。

【0159】すなわち、テレビジョン放送をはじめとする各種の画像信号はデコーダ2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいてディスプレイパネル2100に駆動信号を印加する。

10 【0160】これにより、ディスプレイパネル2100において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0161】また、本表示装置においては、前記デコーダ2104に内蔵する画像メモリや、画像生成回路2107およびCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関する処理や編集を行うための専用回路を設けても良い。

20 【0162】したがって、本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像および動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備える事が可能で、産業用あるいは民生用として極めて応用範囲が広い。

【0163】なお、上記図19は、表面伝導型放出素子を電子ビーム源とするディスプレイパネルを用いた表示装置の構成の一例を示したにすぎず、これのみに限定されるものではない事は言うまでもない。例えば、図19の構成要素のうち使用目的上必要な機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0164】本表示装置においては、とりわけ表面伝導型放出素子を電子ビーム源とするディスプレイパネルが容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型放出素子を電子ビーム源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示する事が可能である。

【0165】以上説明したように、本実施形態の通電両極活性化法によれば、複数の単純マトリクス配線された

25

表面伝導型放出素子において、電子放出部近傍が補強される。その結果耐久性が向上し、寿命が延び、また電子放出効率に優れた電子源が実現できる。これにより、本発明の電子源、及びこれを用いた画像形成装置においては、長時間にわたり、高輝度の良好な画像を表示することが可能となった。

## 【0166】

【発明の効果】以上説明したように、本発明によれば、長寿命で安定で高効率な表面伝導型放出素子が提供される。

## 【0167】

## 【図面の簡単な説明】

【図1】本実施形態による活性化処理を行うための電気回路の構成を示したブロック図である。

【図2】実施形態1における通電活性化処理のための通電パルスを説明する図である。

【図3】実施形態1の通電活性化処理のタイムチャートである。

【図4】本実施形態における通電活性化処理の手順を表すフローチャートである。

【図5】実施形態2における活性化を行うための電気回路の概略構成を示したブロック図である。

【図6】実施形態2における通電活性化処理の印加パルスを説明する図である。

【図7】実施形態3における通電活性化処理の印加パルスを説明する図である。

【図8】本発明の実施形態に用いた表示パネルの斜視図である。

【図9】図8の表示パネルのフェースプレート上の蛍光体、黒色導電材の配置形態を説明する図である。

【図10】平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。

【図11】図10の表面伝導型放出素子の製造工程を説

26

明する図である。

【図12】フォーミング用電源1110から印加する適宜の電圧波形の一例を示す図である。

【図13】表面伝導型放出素子に対する活性化処理時の放出電流の変化を説明する図である。

【図14】垂直型の表面伝導型放出素子の模式的な断面図である。

【図15】図14に示した垂直型の表面伝導型放出素子の製造過程を説明する図である。

10 【図16】表示装置に用いた素子の、(放出電流 $I_e$ )対(素子印加電圧 $V_f$ )特性、および(素子電流 $I_f$ )対(素子印加電圧 $V_f$ )特性の典型的な例を示す図である。

【図17】図8の表示パネルに適用したマルチ電子源を表す図である。

【図18】図17のマルチ電子源におけるA-A'断面を表す図である。

【図19】本実施形態のマルチ電子ビーム源を適用した多機能表示装置の一例を示す図である。

20 【図20】前述のM. Hartwellによる素子の平面図を示す図である。

【図21】電子ビーム源をマトリクス配線状に配して構成されたマルチ電子ビーム源を表す図である。

## 【符号の説明】

4 パルス発生電源

6 スイッチング電源

7 制御回路

7a CPU

7b ROM

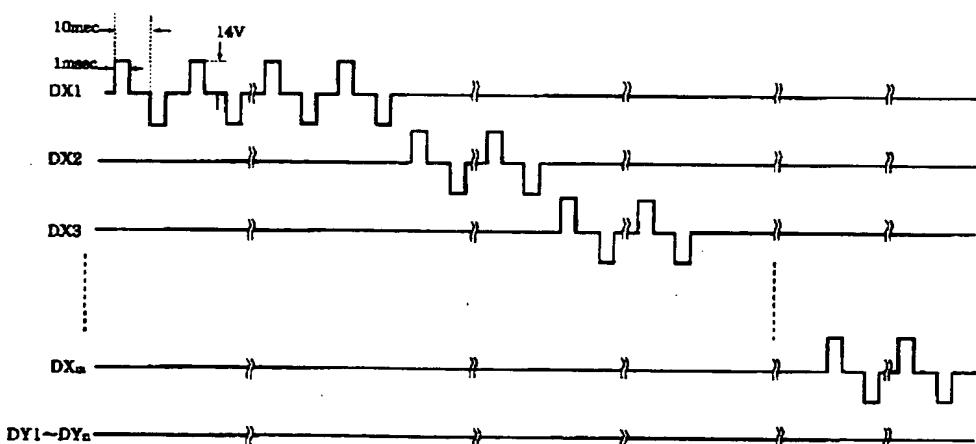
30 7c RAM

1114 アノード

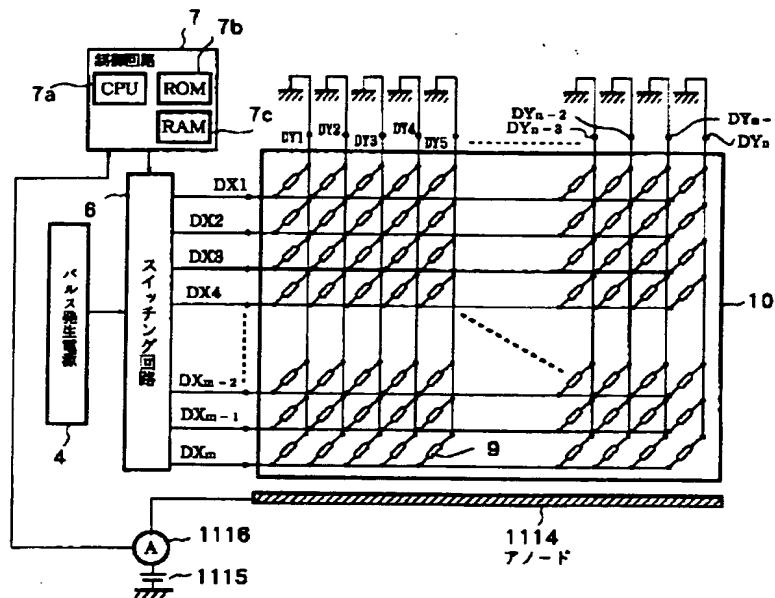
1115 高圧電源

1116 電流計

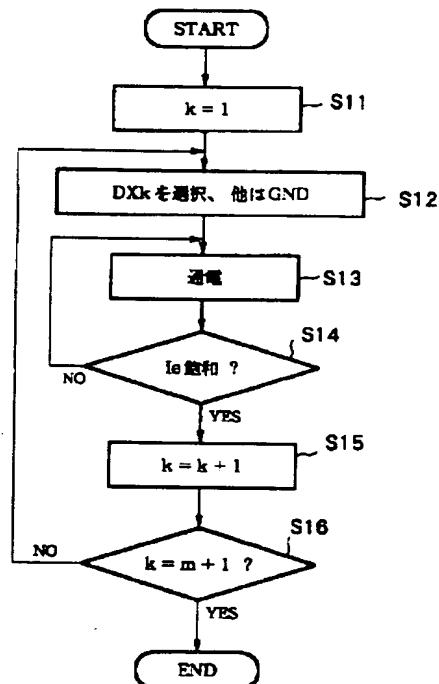
【図3】



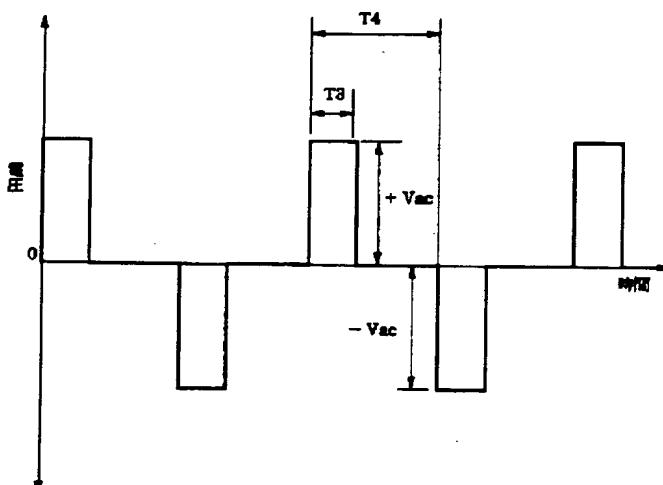
【図1】



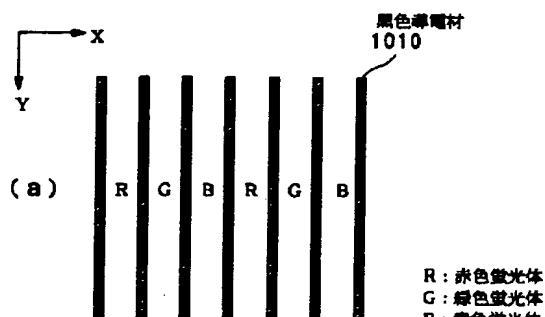
【図4】



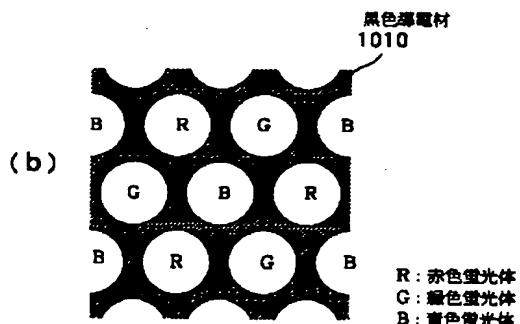
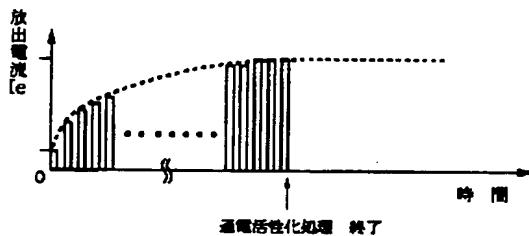
【図2】



【図9】

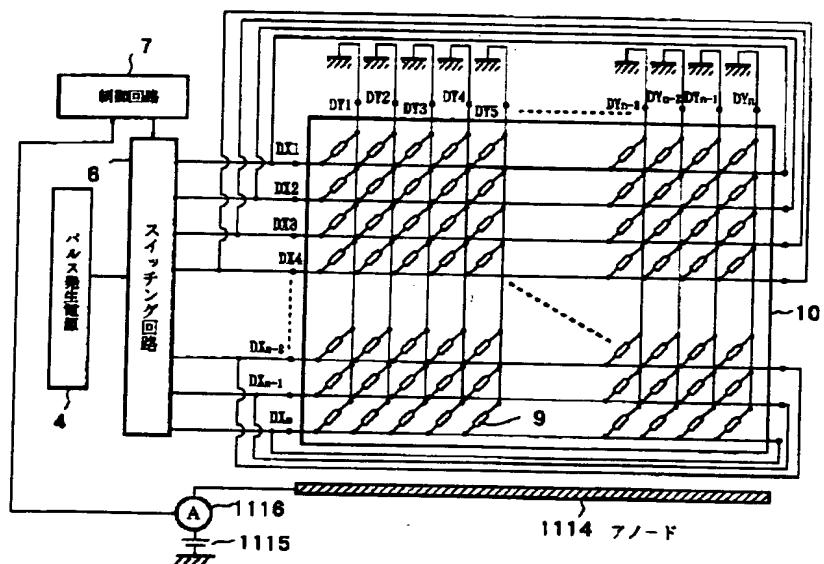


【図13】

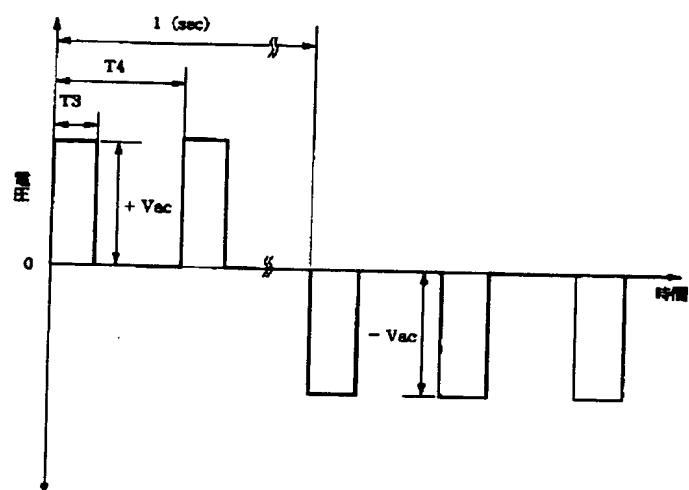


R: 赤色蛍光体  
G: 緑色蛍光体  
B: 青色蛍光体

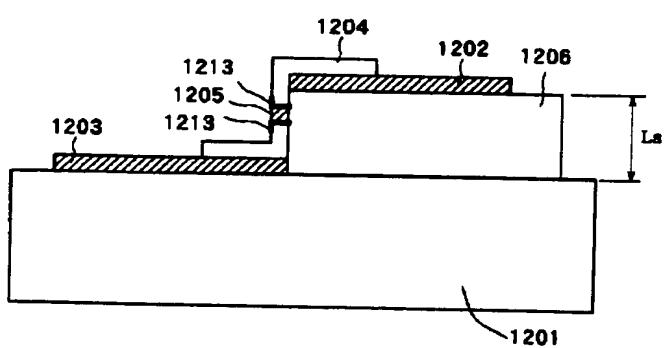
【図5】



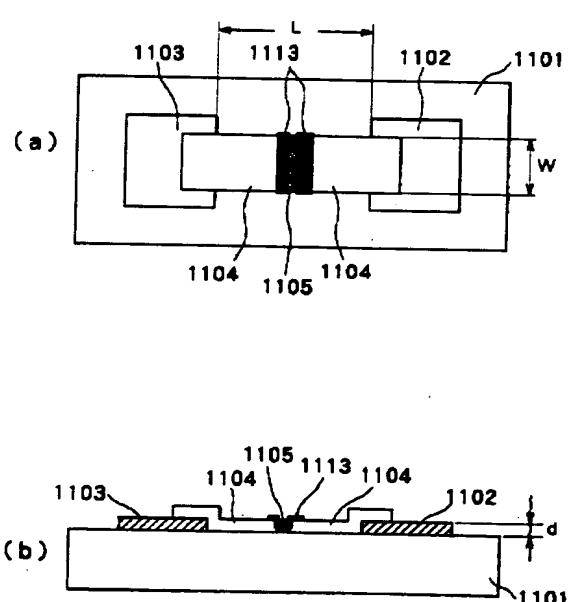
【図6】



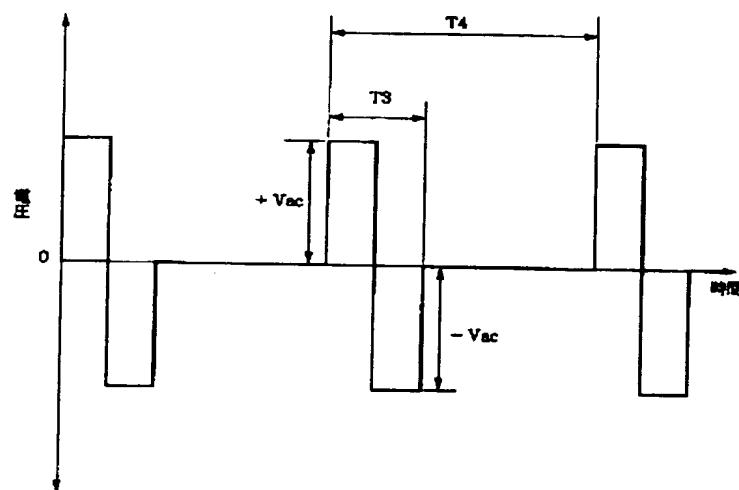
【図14】



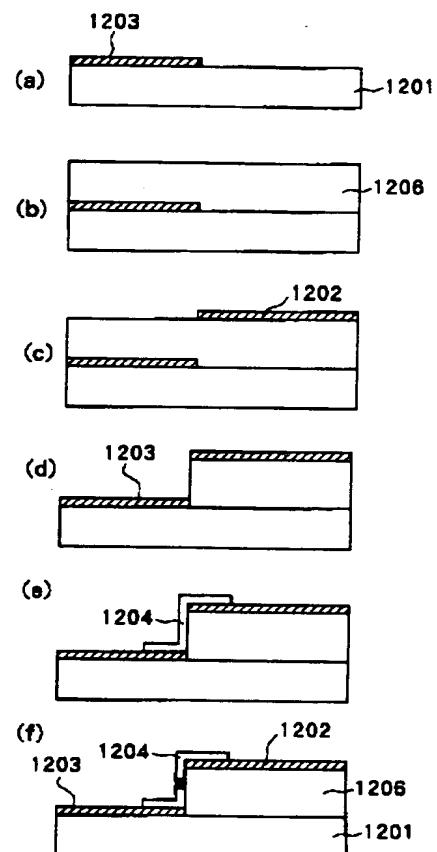
【図10】



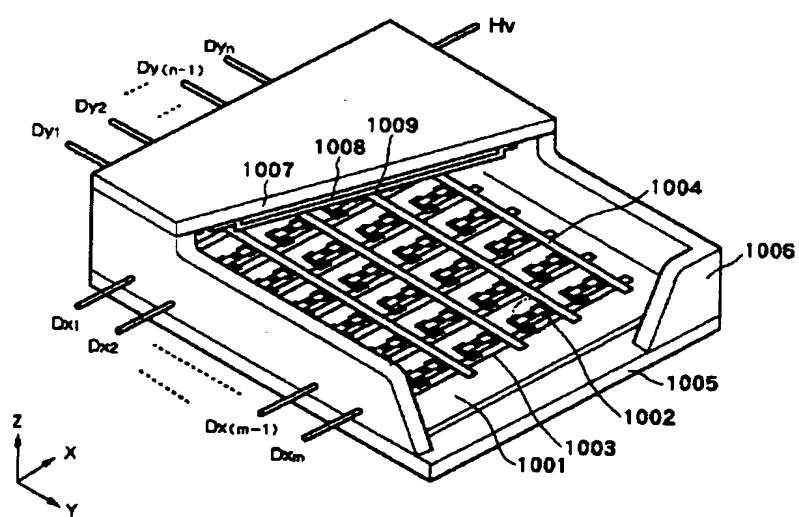
【図7】



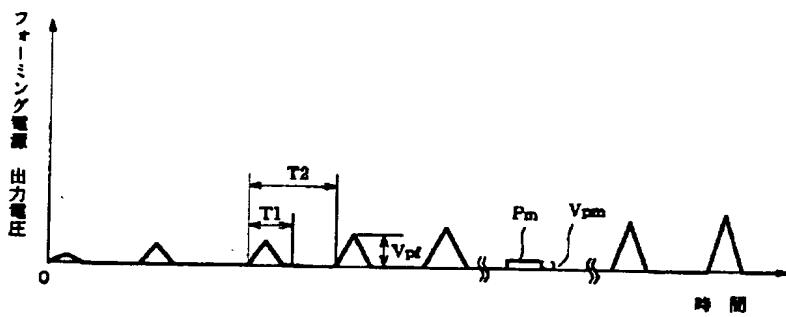
【図15】



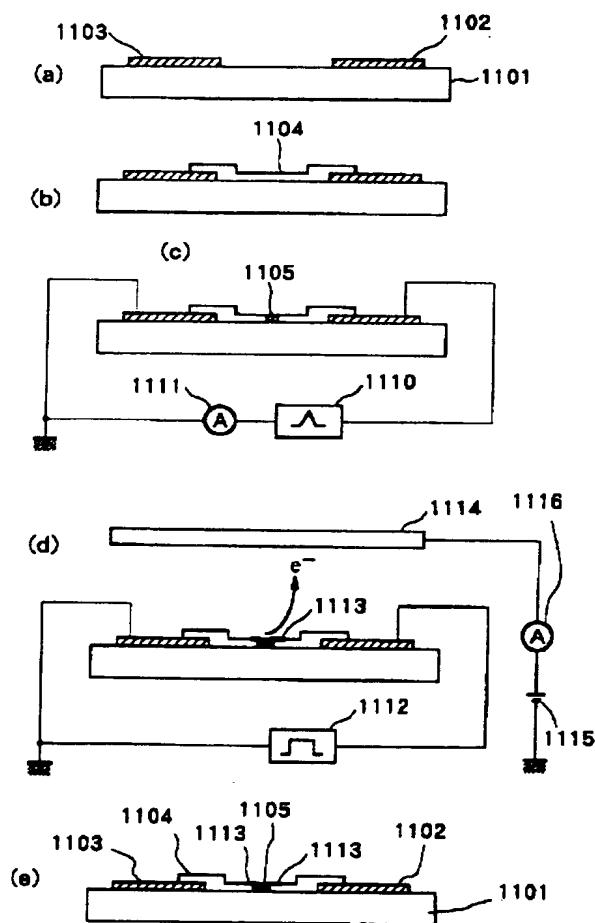
【図8】



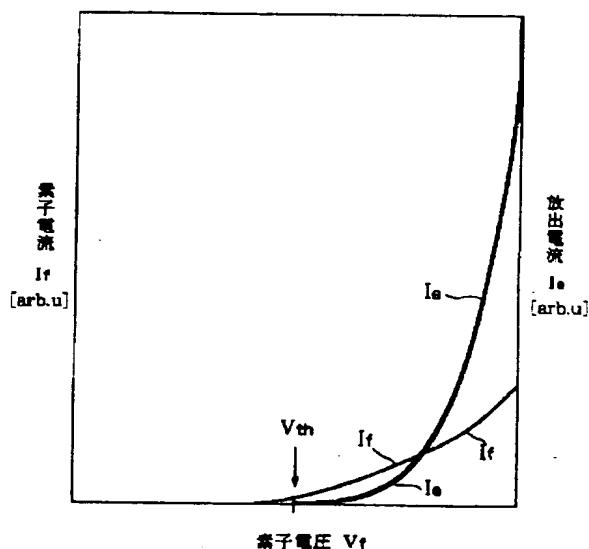
【図12】



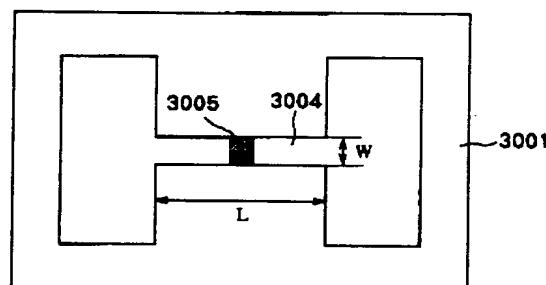
【図11】



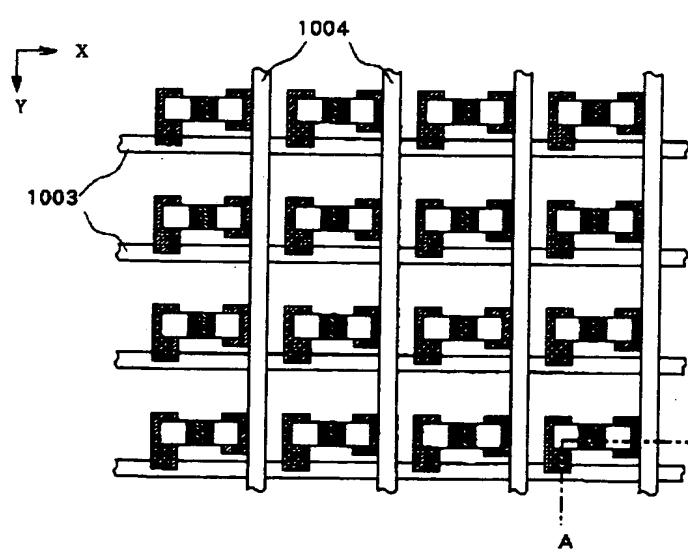
【図16】



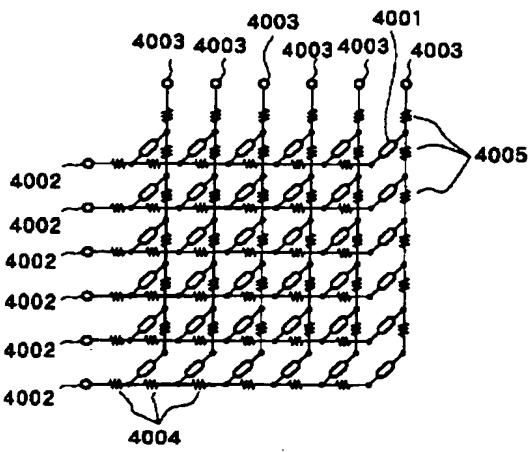
【図20】



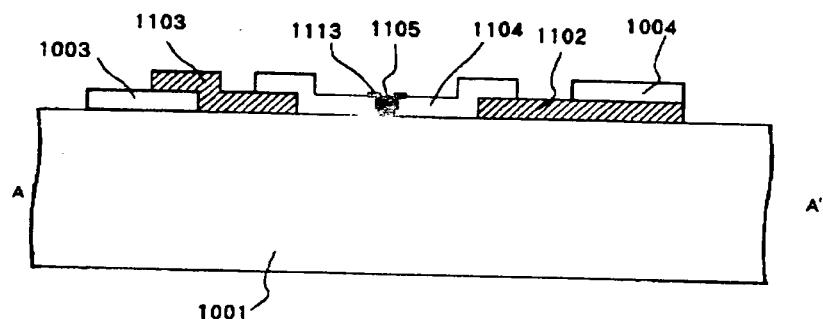
【図17】



【図21】



【図18】



【図19】

